论 文

三值光学计算机一种限制输入一步式 MSD 加法器

沈云付*, 潘磊, 金翊, 彭俊杰, 蒋本朋

上海大学计算机工程与科学学院, 上海大学高性能计算中心, 上海 200072

* 通信作者. E-mail: yfshen@mail.shu.edu.cn

收稿日期: 2012-01-18; 接受日期: 2012-04-16

上海市重点学科建设项目 (批准号: J50103) 和国家自然科学基金 (批准号: 61103054) 资助项目

摘要 在已有三值光学 MSD 加法器研究工作的基础上, 对限制输入符号的一步式 MSD 加法器进行了进一步研究. 本文简要介绍了一般一步式 MSD 加法器的原理, 其核心是“中位变换”、中位变换表和对应的中位变换器等概念. 通过限制输入符号, 得到了简化的 2 位中位变换表. 通过分析这个 2 位中位变换表, 获得了 2 位中位变换 V 子变换、 U 子变换和中位变换器主变换, 设计了相应的变换器光路图. 在此基础上, 根据限制输入一步式 MSD 加法器原理设计了它的结构. 通过对中位变换器和一步式 MSD 加法器的软件模拟以及实物实验, 证明所设计的一步式 MSD 加法器有效. 该加法器将成为三值光学计算机的基本部件之一.

关键词 三值光学计算机 一步式 MSD 加法器 中位变换 中位变换器 中位变换表 加法器

1 引言

加法是计算机中最基本的数值运算, 其他数值运算都是通过加法运算和逻辑运算来完成, 因此加法运算的速度决定了计算机的数值计算速度. 但在常规加法运算中, 存在着进位值由低位向高位的传递过程, 加法运算速度受到进位传播过程延时的限制. 早在电子计算机问世之时, 数学家和计算机科学家就开始努力解决加法器的进位延时问题, 以提高运算效率. 先行进位加法器解决了 4 位数相加时的进位延时问题, 成为电子计算机沿用至今的基本加法器. 然而, 当数据位数增多时先行进位加法器的结构急剧复杂, 导致电路延时明显增大, 所以这种加法器仅适用于 4 或 5 位数据相加的情况, 不适用于位数较多的加法器. 在广泛使用的 8 位到 64 位电子计算机中, 几乎都是采用几个位数较少的先行进位加法器串联工作的方案: 每一个小加法器完成 4 或 5 位的先行进位加法, 而相邻小加法器顺序工作, 以等待前一个小加法器的进位值生成. 显然, 当加法器的数据位数增多到数百上千位时, 若仍采用多个小加法器串联的方案, 则小加法器的数量必然很多, 导致小加法器之间的进位延时严重增加, 因此这个方案也不适用于位数众多的加法器.

最近的研究成果表明三值光学计算机可具有成千上万的数据位数^[1~3]. 因此, 电子计算机中的加法器技术无法在三值光学计算机中使用, 必须建立全新的巨位数光学加法器理论、技术和实现方案. 鉴于此, 2003 年金翊等^[4]提出了进位直达并行通道加法器原理和结构, 但其核心部件“进位直达通

引用格式: 沈云付, 潘磊, 金翊, 等. 三值光学计算机一种限制输入一步式 MSD 加法器. 中国科学: 信息科学, 2012, 42: 869–881, doi: 10.1360/112012-63

道”至今仍难以实现; 2009 年他又提出了三值光学计算机的 MSD 加法器原理^[5], 并与他人一起用实验证明了其可行性^[6]. 这个 MSD 加法器虽然解决了进位延时问题, 但需要三步逻辑运算才能完成一次加法, 文献 [5] 给出的流水计算方案使得三步逻辑运算造成的时耗在大量数据相加时可以忽略, 但在少量数据相加时不能忽略. 由于少量数据运算的场景远远多于大量数据运算的场景, 因此, 建立与位数无关的一步式并行加法器仍十分必要.

本文在一般的一步式 MSD 加法器研究工作的基础上, 通过合理限制输入数据的形式得到一步式 MSD 光学加法器的理论和实现技术. 第 2 节介绍了 MSD 表示及其加法变换规则, 简要介绍了一般的一步式 MSD 加法器原理及中位变换思想, 以此作为本文的理论基础. 第 3 节介绍了限制输入符号的一步式 MSD 加法器原理与结构, 给出了较详细的设计过程. 第 4 节对限制输入符号的一步式 MSD 加法器进行软件模拟. 第 5 节给出了限制输入符号的一步式 MSD 加法器实物实验. 第 6 节对全文进行总结.

2 MSD 表示与一步式 MSD 加法基础

1960 年 Avizienis^[7] 提出了 MSD 加法运算方法, 该运算与数据的位数无关, 没有进位过程, 也就没有进位延时问题, 但它需要三个符号来表达二值数据, 这决定了加法器中要用三个物理状态来表示一位二值数据, 但电子计算机中每位只有两个物理状态, 因此这种加法器不便在电子计算机中使用. 然而, 三值光学计算机每位有三个物理状态, 它使用 MSD 加法器正是相得益彰. 早在 1986 年 Drake 等^[8] 就将 MSD 加法运算引入了光学计算领域, 随后也不断有研究报道面世^[9~11]. 1994 年, Huang 等^[12] 描述了冗余表示 (RBR) 方法, 通过较复杂的变换规则组合两个二步式 MSD 加法的真值得到一种一步式 MSD 加法的真值表; 1996 年, 他们通过将 3 个相邻数对分成 10 组, 然后对各组作出判定, 提出了一步式 MSD 数的并行加法和减法算法^[13]. 1996 年李国强等^[14] 采用光学方法完成了任意字长操作数的两步式 MSD 加法. 1998 年, Zhang 等^[15] 建立了一步式并行负二进制数 MSD 算法. 2004 年, Cherri 等^[16] 用负二进制 MSD 表示对一步式加法和减法运算进行比较全面的研究, 指出该算法适用于光学全息方式的加法器.

2.1 数的 MSD 表示及其加法运算

任意实数 A 都可用下面的 MSD 数表示:

$$A = \sum_i a_i 2^i, \quad (1)$$

其中 a_i 的取值为 $\bar{1}$ (即 -1)、 0 或 1 . 在 MSD 表示中, 任意一个非 0 数值都有多种表示形式.

MSD 加法的运算是通过如表 1 所示的 4 个变换 (T (也记为 T_2)、 W 、 T' 、 W') 来完成的^[5], 这 4 个变换都是三值逻辑运算. 文中所述的加法过程通常称为三步式 MSD 加法.

2.2 一步式 MSD 加法器原理

为便于读者了解我们在一步式 MSD 加法器及中位变换的有关工作^[17], 本节作简单介绍.

考查 MSD 数 a 和 b 的加法中对应的连续 3 位数据构成的片段的加法情况.

取 $a' = a_{i+2}a_{i+1}a_i$ 和 $b' = b_{i+2}b_{i+1}b_i$, 对 a' 和 b' 进行三步式 MSD 加法. 在考虑前后边数据影响时得到的中间结果及最终结果如表 2 所示.

表 1 MSD 加法的 T, W, T' 和 W' 变换Table 1 Transforms T, W, T' and W' in MSD addition

$T(T_2)$ transform				W transform				T' transform				W' transform			
a_i	b_i			a_i	b_i			t_i	w_i			t_i	w_i		
	$\bar{1}$	0	1		$\bar{1}$	0	1		$\bar{1}$	0	1		$\bar{1}$	0	1
$\bar{1}$	$\bar{1}$	$\bar{1}$	0	$\bar{1}$	0	1	0	$\bar{1}$	$\bar{1}$	0	0	$\bar{1}$	0	$\bar{1}$	0
0	$\bar{1}$	0	1	0	1	0	$\bar{1}$	0	0	0	0	0	$\bar{1}$	0	1
1	0	1	1	1	0	$\bar{1}$	0	1	0	0	1	1	0	1	0

表 2 3 位数据片段 a' 和 b' 的三步式 MSD 加法计算

Table 2 Process of MSD addition with segments of length 3

Bit	$i+4$	$i+3$	$i+2$	$i+1$	i
a'			a_{i+2}	a_{i+1}	a_i
b'			b_{i+2}	b_{i+1}	b_i
T transform		t_{i+2}	t_{i+1}	t_i	?
W transform		?	w_{i+2}	w_{i+1}	w_i
T' transform	?	t'_{i+2}	t'_{i+1}	?	?
W' transform		?	w'_{i+1}	w'_i	?
T_2 transform	?	?	s_{i+2}	?	?

表 2 中“?”表示数据未知或因数据未知而导出的未定结果. 从表 2 容易看出, 3 位数据片段 a' 与 b' 的三步式 MSD 加法的结果有 5 位, 但仅中间位 s_{i+2} 有确定值, 而且跟 a 与 b 的三步式 MSD 加法对应位结果一致. 抽取中间的这一位 s_{i+2} , 称 s_{i+2} 为 3 位数据片段 (a' 和 b') 的 MSD 加法结果的中位值, 称生成中位值 (s_{i+2}) 的变换为中位变换, 将能实现中位变换的器件称为中位变换器 (或模块). 这里, 能一步完成中位变换的器件将成为一步式 MSD 加法器的基本功能模块.

容易看出, 通过 a 和 b 可以获得 $n-2$ 对 3 位数据片段, 因而得到 a 与 b 的和的 $n-2$ 位部分结果 $s_n s_{n-1} \cdots s_i \cdots s_4 s_3$. 从文献 [5] 知, a 与 b 的和有 $n+2$ 位, 但现在 a 与 b 的和中 4 位数据 $s_{n+2}, s_{n+1}, s_2, s_1$ 未完全确定. 考查 MSD 加法运算的 4 个变换 T, W, T' 和 W' 以及加法计算过程, 发现当 a 和 b 的尾部添加 2 个 0 时, 3 位数据片段 $a_2 a_1 0$ 与 $b_2 b_1 0$ 、 $a_1 0 0$ 与 $b_1 0 0$ 的中位变换的结果 s_2 和 s_1 恰好对应于 a 与 b 的和的最低 2 位数据. 类似地, 当 a 和 b 的前部添加 2 个 0 时, 3 位数据片段 $00 a_n$ 与 $00 b_n$ 、 $0 a_n a_{n-1}$ 与 $0 b_n b_{n-1}$ 的中位变换的结果 s_{n+2} 和 s_{n+1} 恰好对应于 a 与 b 的和的最高 2 位数据.

于是两个 n 位 MSD 数 $a = a_n a_{n-1} \cdots a_2 a_1$, $b = b_n b_{n-1} \cdots b_2 b_1$ 的加法可按如下的操作进行:

操作 1: 数据前补双 0. 分别在 a 与 b 的高位之前各补两个 0.

操作 2: 数据后补双 0. 分别在 a 与 b 的低位之后各补两个 0.

经操作 1 和操作 2 之后得到 $n+4$ 位数, 记为 $A = 00 a_n a_{n-1} \cdots a_2 a_1 00$ 与 $B = 00 b_n b_{n-1} \cdots b_2 b_1 00$.

操作 3: 生成 3 位数据片段. 分别从 A 和 B 的最低位开始依次取“3 位数据片段”, 第一个数据片段为 $a_1 0 0$, $b_1 0 0$, 第二个数据片段为 $a_2 a_1 0$, $b_2 b_1 0$, 第三个数据片段为 $a_3 a_2 a_1$, $b_3 b_2 b_1$, 以此类推, 第 i 个数据片段为 $a_i a_{i-1} a_{i-2}$, $b_i b_{i-1} b_{i-2}$, 一共取得 $n+2$ 个 3 位数据片段.

操作 4: 并行中位变换. 将每对 3 位数据片段各送入一个中位变换模块, 并行计算出各中位值 s_i .

操作 5: 结果合成. 将中位值按序排列, 得到加法结果 $s = s_{n+2}s_{n+1}s_n \cdots s_2s_1$.

注意到:

一般光学加法器有足够位数, 当输入数据不足时高位自动补 0, 因此数据 a 和 b 前边补双 0 的操作在实际的加法器中并不需要.

在数据 a 和 b 后边补双 0 的操作可以在生成第一个数据片段 (a_100, b_100) 和生成第二个数据片段 (a_2a_10, b_2b_10) 时自动完成, 因此操作 2 可以并入操作 3.

在数据输入通道的每一位上设置一个三分路器, 可将每一位数据同时送给相邻的 3 个中位变换器, 实现生成数据片段的操作. 因此操作 3 就在数据输入过程中自然完成, 不再独立存在.

排好加法器内的中位变换器可使生成的变换值按要求排序, 因此操作 5 是在操作 4 时自然完成的.

至此, 利用中位变换完成 MSD 加法器的实际操作仅剩一个, 即多个中位变换器并行工作. 这是“一步式”所表达的含义之一^[17]. 三值光学计算机的 MSD 加法器每一位有 3 个合法的物理状态, 于是 3 位中位变换器的两个输入 a' 和 b' 分别有 $3^3 = 27$ 种状态, 对应的中位值输出有 729 种结果. 分别对这 729 种情况用三步式 MSD 加法进行计算, 抽取中位值, 得到 27×27 的 3 位中位变换器的真值表, 称为 3 位中位变换真值表, 简记为 MTT. 如果能制造出用一步操作可实现 MTT 的真值运算的变换器, 那么用 $n+2$ 个这样的变换器构建 MSD 加法器, 就可用一步操作完成前述并行中位变换, 这是“一步式”表达的第二个含义.

3 限制输入符号的一步式 MSD 加法器原理与结构

3.1 3 位中位变换真值表的化简

制造出一步计算 3 位中位变换值的中位变换器是最理想的加法器实现方案. 但是该中位变换表很大, 根据当前的实际状况, 目前还难以实现这样复杂的变换器. 本节对它进行合理简化. 现在两个输入 a' 和 b' 各有 3 位、每位又有 3 个状态, 因此, 简化表中位变换表的途径有两个, 一是减少 a' 和 b' 的位数; 二是减少 a' 和 b' 每一位的状态数. 目前, 直接减少 a' 和 b' 的位数尚有困难, 但减少 a' 和 b' 中每一位的状态数是可取的.

一般的 MSD 数有 3 个符号, 对应于光学计算机中的 3 个物理状态. 在加法运算的结果中, 出现哪个表达形式是由运算器决定的, 用户很难选择, 但用户可以选择 a 和 b 的输入形式. 如果用户选择输入数据中 MSD 符号中的两个, 而这两个符号又能够表达所有的数据, 那么 3 位中位变换表就可以在这种限制下被化简. 选择 0 与 1 两个符号能满足这个要求. 于是在输入数据 a' 和 b' 只使用 0 和 1 符号的限制下, 得到简化表 3.

表 3 中用灰度和白色背景标记 4 个相邻单元的相同变换结果. 这种标记说明输入数据 $a'(a_i a_{i-1} a_{i-2})$ 和 $b'(b_i b_{i-1} b_{i-2})$ 的最低位 a_{i-2} 和 b_{i-2} 的取值不影响变换结果. 删去 a_{i-2} 和 b_{i-2} 后, 表 3 可以进一步简化为表 4. 表 4 的规模很小, 而且具有很好的局部相似性, 设计相应的中位变换器将极为方便.

3.2 限制输入符号的 2 位中位变换器结构

2 位中位变换器的真值表 4 可以分解为表 5~7 的形式, 其中表 5 和表 6 反映输入数据位 a_{i-1} 和 b_{i-1} 位形成的两种子变换, 分别称为 V 子变换和 U 子变换; 表 7 反映输入数据 a_i 和 b_i 位对变换的控制作用.

表 3 限制输入符号的 3 位中位变换真值表

Table 3 True value table of 3-bit mid-bit transform with restricted symbols

$a_i a_{i-1} a_{i-2}$	$b_i b_{i-1} b_{i-2}$							
	000	001	010	011	100	101	110	111
000	0	0	1	1	u	u	0	0
001	0	0	1	1	u	u	0	0
010	1	1	1	1	0	0	0	0
011	1	1	1	1	0	0	0	0
100	u	u	0	0	0	0	1	1
101	u	u	0	0	0	0	1	1
110	0	0	0	0	1	1	1	1
111	0	0	0	0	1	1	1	1

表 4 限制输入符号的 2 位中位变换真值表

Table 4 True value table of 2-bit mid-bit transform with restricted symbols

$a(a_i a_{i-1})$	$b(b_i b_{i-1})$			
	00	01	10	11
00	0	1	u	0
01	1	1	0	0
10	u	0	0	1
11	0	0	1	1

表 5 2 位中位变换 V 子变换表Table 5 Table of 2-bit sub-transform V

a_{i-1}	b_{i-1}	
	0	1
0	0	1
1	1	1

表 6 2 位中位变换 U 子变换表Table 6 Table of 2-bit sub-transform U

a_{i-1}	b_{i-1}	
	0	1
0	u	0
1	0	0

若用垂直偏振光表示 1, 水平偏振光表示 u , 无光态表示 0, 使用常不旋光液晶和偏振片构造的 V 子变换器, 如图 1 所示. 其中 LC1 和 LC2 为常不旋光型液晶, 细黑色箭头线表示液晶的控制端, 当给这种液晶的控制端加信号 1 时通过它的光线的偏振方向将旋转 90° , 当控制信号为 0 时它不旋光; 粗

表 7 2 位中位变换主变换表

Table 7 Table of main transform

$a_i a_{i-1}$	$b_i b_{i-1}$	
	$0b_{i-1}$	$1b_{i-1}$
$0a_{i-1}$	V	U
$1a_{i-1}$	U	V

图 1 V 子变换器

Figure 1 Sub-transform V

图 2 U 子变换器

Figure 2 Sub-transform U

灰度线表示光束; 短粗黑斜线表示全反射镜和半反射镜; 4 个菱形表示 4 个偏振片, 其中 v_1 和 v_2 是垂直偏振片, 它们透过垂直偏振光而吸收水平偏振光, 两个虚线菱形表示水平偏振片, 它们透过水平偏振光而吸收垂直偏振光, 在图 2 中示意入射 LC1 和 LC2 的光线都假设是水平偏振光。

V 子变换的工作原理为: 当 a_{i-1} 和 b_{i-1} 都是 0 时, LC1 和 LC2 都不旋光, 于是入射的两束水平偏振光分别穿过 LC1 和 LC2 后保持水平偏振状态, 到达 v_1 和 v_2 后都被垂直偏振片吸收, 所以没有光线输出, 即运算结果 c_v 为无光态; 当 a_{i-1} 和 b_{i-1} 只有一个为 1 时, LC1 和 LC2 中就有一个旋光, 于是入射的两束水平偏振光分别穿过 LC1 和 LC2 后就有一个转换成垂直偏振状态, 到达 v_1 和 v_2 后这束垂直偏振光将透过两个垂直偏振片之一, 所以有垂直偏振光线输出, 即运算结果 c_v 为垂直偏振光态; 当 a_{i-1} 和 b_{i-1} 都是 1 时, LC1 和 LC2 都旋光, 于是入射的两束水平偏振光分别穿过 LC1 和 LC2 后都成为垂直偏振状态, 到达 v_1 和 v_2 后都会通过垂直偏振片, 二者经半反射镜合并后仍是垂直偏振光态 (它们是非相干光), 所以有垂直偏振光线输出, 即运算结果 c_v 为垂直光态. 可见图 1 所示结构完整实现了表 5 给出的 V 子变换。

用同样的液晶和偏振片构造的 U 子变换器结构如图 2 所示, 其中 h_1 和 h_2 是水平偏振片. 其工作原理为: 当 a_{i-1} 和 b_{i-1} 都是 0 时, LC1 和 LC2 都不旋光, 于是入射的水平偏振光分别穿过 LC1, h_1 , LC2 和 h_2 后成为输出光, 即运算结果 c_h 为水平光态; 当 a_{i-1} 和 b_{i-1} 有一个为 1 时, LC1 和 LC2 中就有一个旋光, 于是入射的水平偏振光穿过 LC1 和 LC2 后被转换成垂直偏振状态, 到达 h_1 或 h_2 后被水平偏振片吸收, 所以没有光线输出, 即运算结果 c_h 为无光态. 表 6 给出的 U 子变换被完全实现。

用同样的液晶和偏振片构造的 2 位中位变换主变换器结构如图 3 所示, 其中 h_3, h_4, h_5, h_6 是垂直偏振片. 其工作原理为: 当 a_i 和 b_i 都是 0 时, LC5, LC6, LC7 和 LC8 都不旋光, 于是经 h_5 后的水平偏振光穿过 LC5, LC6 和 h_3 后进入 V 子变换器; 而经 v_3 后的垂直偏振光穿过 LC7 和 LC8 后被水平偏振片 h_4 吸收, 于是没有光线进入 U 变换器; 当 a_i 和 b_i 都是 1 时, LC5, LC6, LC7 和 LC8 都旋光 90° , 于是经 h_5 后的水平偏振光穿过 LC5 和 LC6 后被旋光 180° 仍为水平偏振光, 它透过 h_3 后进入 V 子变换器; 而经 v_3 后的垂直偏振光穿过 LC7 和 LC8 也被旋光 180° 仍为垂直偏振光, 所以仍被水平偏振片 h_4 吸收, 没有光线进入 U 变换器; 当 a_i 和 b_i 中一个为 1、另一个为 0 时, LC5 和 LC6、LC7

图 3 2 位中位变换主变换器

Figure 3 Main MTU of 2 bits

图 4 限制输入符号的一步式 MSD 加法器结构

Figure 4 Structure of one-step MSD adder with restricted input symbols

和 LC8 中都各有一个旋光, 于是, 经 $h5$ 后的水平偏振光穿过 LC5 和 LC6 后成为垂直偏振光, 它被 $h3$ 吸收, 无光进入 V 子变换器; 而经 $v3$ 后的垂直偏振光穿过 LC7 和 LC8 后成为水平偏振光, 它将透过 $h4$ 进入 U 子变换器。

显然, 将图 1 和图 2 合并到图 3 即可得到 2 位中位变换结构原理图。

3.3 限制输入符号的一步式 MSD 加法器结构设计

限制输入符号的一步式 MSD 加法过程: 设 $a = a_n a_{n-1} \dots a_2 a_1$ 与 $b = b_n b_{n-1} \dots b_2 b_1$ 为限制输入符号的 MSD 数. 在 a 和 b 的前后各补一个 0. 然后从这两新数的低位到高位, 每次取 2 位得 $n+1$ 对数据片段, 将对应的片段并行使用 2 位中位变换 (用表 4), 最后各变换结果合成是 a 和 b 的和。

限制输入符号的一步式 MSD 加法器中每一位都有相同结构. 图 3 既是 2 位中位变换器结构又是一位输出加法器结构. 然而, 对于 n 位加法器的实际制作而言, 将偏振片相同的液晶像素集中在一起会显著地降低器件的制作难度, 基于这个考虑, 加法器的实际制作结构如图 4 所示. 其中: 黑色箭头线表示液晶的控制端, 灰色箭头表示光线, G 是非相干面光源, H_a, H_b, H_c 和 H_d 是水平偏振片, V_a 和 V_b 是垂直偏振片, H_a 对应于 $2(n+1)$ 个 $h5$, H_b 对应于 $2(n+1)$ 个 $h3$ 和 $n+1$ 个 $h4$, H_c 对应于 $n+1$ 个 $h1$, H_d 对应于 $n+1$ 个 $h2$, V_a 对应于 $n+1$ 个 $v3$, V_b 对应于 $n+1$ 个 $v1$ 和 $n+1$ 个 $v2$, LC_a 上部是两组顺序排列的 $n+1$ 个 LC5, 下部是一组顺序排列的 $n+1$ 个 LC7, LC_b 上部是两组顺序排列的 $n+1$ 个 LC6, 下部是一组顺序排列的 $n+1$ 个 LC8, LC_c 是顺序排列的 $n+1$ 个 LC1, LC_d 是顺序排列的 $n+1$ 个 LC2, LC_e 是顺序排列的 $n+1$ 个 LC4, LC_f 是顺序排列的 $n+1$ 个 LC3, 输出光分别为 $c_n v c_{n-1} v \dots c_1 v$ 和 $c_n h c_{n-1} h \dots c_1 h$, 组合 $c_i v$ 和 $c_i h$ 可得计算结果第 i 位的 MSD 码。

当使用光控型液晶时, 图 4 给出一个“光输入—光输出”的全光加法器. 当使用电控型液晶时, 图 4 给出一个“电输入—光输出”的电光转换加法器, 再考虑到 MTU 的输入数据限制为 0 和 1 符

号的编码, 这个编码正是电子计算机使用的常规二进制数据的编码, 因此, 图 4 的加法器可以完成将电子计算机的常规二进制数据直接输入而输出 MSD 编码的二值数据光信号的功能. 这种复合功能可以成为电子计算机向三值光学计算机输入数据的一个手段, 它将物理信号变换、数据编码变换、加法运算一次完成.

4 限制输入符号的一步式 MSD 加法器软件模拟

4.1 构建软件模拟器

软件模拟实验的目的是检验图 4 所示的限制输入符号的一步式 MSD 加法器功能的正确性. 约定 1 表示垂直偏振光, -1 表示水平偏振光, 0 表示无光态.

函数 $LC(r, k)$ 模拟液晶的旋光功能, k 为控制端, 即当 $k = 0$ 时不旋光, 输出 r ; 当 $k = 1$ 时旋光, 输出 $-r$;

函数 $V(r)$ 模拟垂直偏振片, 即当 $r = 1$ 时, 输出 1; 而当 $r = -1$ 或 0 时, 输出 0;

函数 $H(r)$ 模拟水平偏振片, 即当 $r = -1$ 时, 输出 -1; 而当 $r = 1$ 或 0 时, 输出 0.

再用 LC , V 和 H 函数构建 1 位 V 子变换模拟器、1 位 U 子变换模拟器和主变换模拟器. 在此基础上, 编写一步式二进制 MSD 加法器模拟函数 `addition`. 以下是有关的函数.

```
int LC(int r, int k){                // 模拟液晶的旋光功能
    if (k==0) return r;
    else return -r;
}
int V(int r){                        // 模拟垂直偏振片
    if (r==1) return 1;
    else return 0;
}
int H(int r){                        // 模拟水平偏振片
    if (r==-1) return -1;
    else return 0;
}
int V_Transform(int r1, int a2, int b2){ // 1位V子变换模拟器
    int c1= V(LC(r1, a2)), c2= V(LC(r1, b2));
    return (c1 | c2);
}
int U_Transform(int r, int a2, int b2){ // 1位U子变换模拟器
    return (H(LC(H(LC(r, b2)), a2)));
}
void Main_transform(int a3, int a2, int b3, int b2, int c[2]){ // 主变换模拟器
    c[0]= V_Transform(H(LC(LC(-1, b3), a3)), a2, b2);
    c[1]= U_Transform(H(LC(LC(1, b3), a3)), a2, b2);
}
void addition(int a[], int b[], int len){ // 模拟限制输入符号的一步式MSD加法器
    int i, j, c[2];
    char cc[N][2];                // 存放主变换模拟器的变换结果
    for (i=len-1; i>0; i--){      // 计算编码数据
```



```

Main_transform(a[i-1],a[i],b[i-1],b[i],c);
for(j=0;j<2;j++)
    if(c[j]==-1) cc[i-1][j]='u';
    else cc[i-1][j]=c[j]+'0';
}
for(i=0;i<len-1;i++){           // 输出译码结果
    if(cc[i][0]=='1' || cc[i][1]=='1')    cout<<1;
    else if(cc[i][0]=='u' || cc[i][1]=='u') cout<<'u';
    else    cout<<'0';
}
}

```

4.2 中位变换真值表软件模拟实验

选择实验用例的原则是对各种合法的输入状态进行验证. 以下是对限制输入符号的 2 位中位变换真值表 4 的模拟结果, 其中表中 2 位变换结果为中位变换主变换器中对应于 V 子变换器变换值 $c_i v$ 和 U 子变换器的变换值 $c_i h$ 的组合 ($c_i v c_i h$), 如表 8 所示, 其中 00 表示无光 (0), 10 表示透过垂直偏振光 (1), 0u 表示透过水平偏振光 (u). 根据这种译码方式, 易见表 8 的结果与表 4 完全一致, 因此中位变换真值表软件模拟的结果是正确的.

4.3 一步式二进制 MSD 加法软件模拟实验

限制输入符号的一步式 MSD 加法器结构的验证可通过函数 addition 模拟进行. 考虑到 MSD 加法器各位之间没有进位关联, 而 MSD 数有 3 个符号, 所以一个 3 位的 MSD 加法器模拟软件可满足实验目的. 经模拟计算得到的 64 个模拟实验结果, 如表 9 所示, 每个实验结果都与理论值一致, 表明该加法器结构有效.

5 限制输入符号的一步式 MSD 加法器实物实验

限制输入符号的 MSD 一步式加法器的硬件实验可以通过对文献 [18] 的实验设施进行相应改造来完成. 实验采用 EDS819 型静态笔段式液晶, 用 4 层液晶和 6 个偏振片, 按图 3 的结构排列它们, 使每片液晶同位置上的笔段对准, 构成 1 个 4 输入 ($a_i a_{i-1} b_i b_{i-1}$) 中位变换主变换器, 如图 5 所示, 其中在笔段式液晶中选择了 3 个横向笔段, 上部的 2 个笔段对应于 V 子变换器所需的输出 (v_1, v_2), 其合成即为 $c_i v$, 而下部的 1 个笔段对应于 U 子变换器所需的输出 $c_i h$. 对数据进行中位变换器变换后的

笔段透光情况如图 5 所示. 图 5 中有 4 个子图, 每个对应于 2 位数据的中位变换器变换后的透光信息. 在每个子图中, 用虚线框将笔段式液晶标出上下两个区, 即上部为 cv 区, 下部为 ch 区. 上部的 cv 区又用 2 个小虚线框圈定 2 个横向笔段, 对应于 v_1, v_2 值的输出, 图中上面小虚线框中的笔段显示为黑色, 表示“不透光”, 而下面小虚线框中的笔段显示为亮, 表示“透光”. 只要这 2 个笔段中有一个透光, cv 区输出是垂直偏振光. 同样, 下部的 ch 区中的笔段也用小虚线框标记, 只是由于实验的需要, 需用偏振片贴在液晶上, 因此对应的 cv 区通区通常是模糊的 (呈黑色), 在该笔段黑色时, 表明“不透光”, 如图 5(a) 与 (c) 所示, 而笔段亮时显示“透光”, 如图 5(b) 与 (d) 所示, ch 区输出是水平偏振光.

为方便起见, 对每个笔段, 用 Y 表示“透光”、N 表示“不透光”. 如图 5(a) 所示, cv 区 2 个笔段

表 8 2 位中位变换真值表模拟计算编码表
Table 8 Coding of software simulation computing of 2-bit MTT

		$b(b_i b_{i-1})$			
		00	01	10	11
$c_i v c_i h$	00	00	10	0u	00
	01	10	10	00	00
	10	0u	00	00	10
	11	00	00	10	10

表 9 软件模拟过程
Table 9 Computing process of software simulation

Input	Input	Output	Theoretical	Input	Input	Output	Theoretical	Input	Input	Output	Theoretical	Input	Input	Output	Theoretical
a	b	value	value	a	b	value	value	a	b	value	value	a	b	value	value
000	000	0000	0	010	000	01u0	2	100	000	1u00	4	110	000	10u0	6
000	001	001u	1	010	001	010u	3	100	001	1u1u	5	110	001	100u	7
000	010	01u0	2	010	010	0100	4	100	010	10u0	6	110	010	1000	8
000	011	010u	3	010	011	011u	5	100	011	100u	7	110	011	101u	9
000	100	1u00	4	010	100	10u0	6	100	100	1000	8	110	100	11u0	10
000	101	1u1u	5	010	101	100u	7	100	101	101u	9	110	101	110u	11
000	110	10u0	6	010	110	1000	8	100	110	11u0	10	110	110	1100	12
000	111	100u	7	010	111	101u	9	100	111	110u	11	110	111	111u	13
001	000	001u	1	011	000	010u	3	101	000	1u1u	5	111	000	100u	7
001	001	0010	2	011	001	0100	4	101	001	1u10	6	111	001	1000	8
001	010	010u	3	011	010	011u	5	101	010	100u	7	111	010	101u	9
001	011	0100	4	011	011	0110	6	101	011	1000	8	111	011	1010	10
001	100	1u1u	5	011	100	100u	7	101	100	101u	9	111	100	110u	11
001	101	1u10	6	011	101	1000	8	101	101	1010	10	111	101	1100	12
001	110	100u	7	011	110	101u	9	101	110	110u	11	111	110	111u	13
001	111	1000	8	011	111	1010	10	101	111	1100	12	111	111	1110	14

的状态为 N 和 Y, NY 对应的输出是垂直偏振光, 编码为 1; ch 区 1 个笔段的状态为 N, 编码为 0. 因此图 5(a) 的复合编码为 10, 其译码结果为 1. 类似地, 对图 5 的其他 3 个子图用同样的方法进行分析.

取 $n+1$ 个这样的模块按图 4 方式可组成 n 位加法器. 这里, 用实验箱上的电键组成数据输入端. 图 5 实际上也是 a 和 b 的 3 位加法实验结果.

这里, 选取 3 位数据 $a = 001$ 与 $b = 100$. 在 a 和 b 的首尾各加 1 个 0, 得到的数分别记 $A = 00010$ 与 $B = 01000$, 经从高到低每 2 位划分可得对应分段 (00,01), (00,10), (01,00), (10,00). 这 4 对数据经中位变换器变换后的笔段透光情况分别为 (NY, N), (NN, Y), (YN, N), (NN, Y), 复合编码依次为 10, 01, 10, 01, 对应的译码为 1u1u, 即结果为十进制 5. 实验结果是正确的.

6 结论

本文主要介绍了限制输入符号的一步式 MSD 加法器的计算思想与实现的有关研究结果. 在介绍

图 5 2 位数据中位变换器实验

Figure 5 Experiment of mid-bit transform unit of 2 bits. (a) NYN; (b) NNY; (c) YNN; (d) NNY

一般的一步式 MSD 加法器原理以及有关的中位变换、中位变换表、中位变换器等概念的基础上, 通过限制输入符号的形式, 对中位变换器进行了合理简化, 得到了目前很容易实现的 2 位中位变换表和中位变换器设计技术; 依据 2 位中位变换器建立了限制输入符号的 n 位一步式 MSD 数加法器结构; 通过软件模拟和硬件实验, 证实了这个加法器的有效性. 相对于文献 [5] 给出的三步式 MSD 加法器, 本文的一步式 MSD 加法器结构简单、运算速度快, 但由于对输入数据的表示符号有限制, 故不能将 MSD 加法器的输出结果直接用于下一次加法, 因此该加法器不适合用于多个数据的连加运算. 鉴于这两种 MSD 加法器各有特点, 三值光学计算机中将设置这两种加法器, 对输入数据的第一次加法使用本文的一步式加法器, 当需要连续相加时, 第二次及以后的加法使用文献 [5] 给出的加法器.

感谢 课题组刘学民老师以及所有博士研究生与硕士研究生在本文写作过程中的有益讨论和提供的帮助.

参考文献

- Jin Y, He H C, Lu Y T. Ternary optical computer principle. *Sci China Ser F-Inf Sci*, 2003, 46: 145–150
- Yan J Y, Jin Y, Zuo K Z. Decrease-radix design principle for carrying/borrowing free multi-valued and application in ternary optical computer. *Sci China Ser F-Inf Sci*, 2008, 51: 1415–1426
- Zhan X Q, Peng J J, Jin Y, et al. Static allocation strategy of data-bits of ternary optical computer. *J Shanghai Univ (Nat Sci Ed)*, 2009, 15: 528–533 [詹小奇, 彭俊杰, 金翊, 等. 三值光计算机数据位资源的静态分配策略. *上海大学学报 (自然科学版)*, 2009, 15: 528–533]
- Jin Y, He H C, Ai L R. Lane of parallel through carry in ternary optical adder. *Sci China Ser F-Inf Sci*, 2005, 48: 107–116
- Jin Y, Shen Y F, Peng J J, et al. Principles and construction of MSD adder in ternary optical computer. *Sci China Inf Sci*, 2010, 53: 2159–2168
- Shen Y F, Jin Y, Peng J J, et al. Simulation implementation of the computational principle of MSD adder for ternary optical computer. *High Perform Comput Technol*, 2010, 6: 5–10 [沈云付, 金翊, 彭俊杰, 等. 三值光学计算机 MSD 加法器计算原理模拟实现. *高性能计算技术*, 2010, 6: 5–10]
- Avizienis A. Signed digit number representation for fast parallel arithmetic. *IRE Trans Electron Comput EC*, 1961, 10: 389–400
- Drake B L, Bocker R P, Lasher M E, et al. Photonic computing using the modified signed-digit number representation. *Opt Eng*, 1986, 25: 38–43

- 9 Li Y, George E. Conditional symbolic modified signed-digit arithmetic using optical content-addressable memory logic elements. *Appl Opt*, 1987, 26: 2328–2333
- 10 Ha B, Li Y. Parallel modified signed-digit arithmetic using an optoelectronic shared content-addressable-memory processor. *Appl Opt*, 1994, 33: 3647–3662
- 11 Casasent D, Woodford P. Symbolic substitution modified signed-digit optical adder. *Appl Opt*, 1994, 33: 1498–1506
- 12 Huang H X, Itoh M, Yatagai T. Modified signed-digit arithmetic based on redundant bit representation. *Appl Opt*, 1994, 33: 6146–6156
- 13 Huang H X, Itoh M, Yatagai T. Classified one-step modified signed-digit arithmetic and its optical implementation. *Opt Eng*, 1996, 35: 1134–1140
- 14 Li G Q, Liu L R, Qian J J, et al. Optical parallel negabinary arithmetic based on logic operation and signed digit representation. *Chin J Lasers*, 1997, 24: 659–664 [李国强, 刘立人, 钱家钧, 等. 基于逻辑操作和符号数字表达的光学并行负二进制运算. *中国激光*, 1997, 24: 659–664]
- 15 Zhang S Q, Karim M A. One-step optical negabinary and modified signed-digit adder. *Opt Laser Technol*, 1998, 30: 193–198
- 16 Cherri A K, Kamal M A. Efficient optical negabinary modified signed-digit arithmetic: one-step addition and subtraction algorithms. *Opt Eng*, 2004, 43: 420–425
- 17 Shen Y F, Pan L. The Principle of the one-step MSD adder for ternary optical computer. *Sci China Inf Sci*, 2012, in press
- 18 Wang H J, Zhou Y, Jin Y. Design and implementation of 1 pixel bit reconfigurable ternary optical processor. *J Shanghai Univ*, 2011, 15: 430–436

One-step binary MSD adder for ternary optical computer

SHEN YunFu*, PAN Lei, JIN Yi, PENG JunJie & JIANG BenPeng

School of Computer Engineering and Science, High Performance Computing Center, Shanghai University, Shanghai 200072, China

*E-mail: yfshen@mail.shu.edu.cn

Abstract On the basis of the research in MSD adder of Ternary Optical Computer (TOC), further work is carried out in one-step MSD adder with restricted input symbols. In this paper, the principle of general one-step MSD adder is introduced briefly. The core part of the principle can be reduced to the new conceptions of mid-bit transform, mid-bit transform table (MTT) and mid-bit transform unit (MTU). By restricting the input symbols, a simplified mid-bit transform table is obtained. Through the deep analysis to the simplified MTT, the sub-transforms V and U as well as the main transform of the mid-bit transform are obtained, and the corresponding optical graphs are designed. Based on these, the structure of one-step MSD adder with restricted input symbols is proposed and its structure is designed. The software simulation and experiment to the mid-bit transform and the one-step adder show that the designed one-step MSD adder is effective. The adder will be one of the basic components of the ternary optical computer.

Keywords ternary optical computer, one-step MSD adder, mid-bit transform, mid-bit transform unit, mid-bit transform table, adder

SHEN YunFu was born in 1960. He received the Ph.D. degree in Science from Beijing Normal University in 1996. Currently, he is an Associate Professor at Shanghai University. His research interests include formalization method of software and hardware, model checking and reliability about optical computer and so on.

PAN Lei was born in 1988. He is a postgraduate student in School of Computer Engineering and Science from Shanghai University. His research interests include reliability of ternary optical computer.

JIN Yi was born in 1957. He received the Ph.D. degree in engineering from Northwestern Polytechnical University, Xi'an in 2003. Currently, he is a Professor at Shanghai University. His research interests include optical computer and architecture.

PENG JunJie was born in 1977. He received the Ph.D. degree from Harbin Institute of Technology in engineering, Harbin in 2006. Currently, he is an Associate Professor and the Director of the High Performance Computing Research Center, School of Computer Engineering and Science, Shanghai University. His research interests cover cloud computing, mass storage, dependable computing, wireless sensor network and optical computing, etc. He is a senior member of Chinese Institute of Electronics (CIE), senior member of China Computer Federation (CCF), member of Association for Computing Machinery (ACM), member of China Institute of Communication expert Committee of Cloud Computing and SaaS, expert of Cloud Computing Research Lab, Ministry of Industry and Information Technology Software and Integrated Circuit Promotion Center.