论文

一种反向串联忆阻突触电路的设计及应用

杨玖, 王丽丹*, 段书凯

西南大学电子信息工程学院, 重庆 400715

* 通信作者. E-mail: ldwang@swu.edu.cn

收稿日期: 2015-04-13; 接受日期: 2015-05-22; 网络出版日期: 2015-08-14

教育部新世纪优秀人才支持计划项目 (批准号: 教技函 [2013]47 号)、国家自然科学基金项目 (批准号: 61372139, 61101233, 609-72155)、教育部“春晖计划”科研项目 (批准号: z2011148)、留学人员科技活动项目 (批准号: 渝人社办 [2012] 186 号)、重庆市高等学校优秀人才支持计划项目 (批准号: 渝教人 [2011]65 号)、重庆市高等学校青年骨干教师资助计划项目 (批准号: 渝教人 [2011] 65 号) 和中央高校基本科研业务费项目 (批准号: XDJK2014A009, XDJK2013B011) 资助

摘要 忆阻器的记忆效应类似于生物神经系统中突触的功能, 其纳米级尺寸、低功耗和高集成度等特性, 使得忆阻突触具有仿生智能的信息处理能力, 这对构建神经形态系统具有重要意义. 本文在改进忆阻器模型的基础上, 设计了一种反向串联忆阻开关型突触电路. 当开关断开时, 周期方波电压对忆阻值 (权值) 进行调节, 实现权值更新; 当开关闭合时, 突触电路中的忆阻值被用于连接权值来存储信息. 该突触电路具有 STDP (spike-time-dependent-plasticity) 仿生学习能力和阻值线性连续特性. 本文将此突触电路应用于交叉阵列的图像存储中, 优化了存储方案, 讨论了噪声电压对图像存储的影响, 进行了数值分析和仿真比较. 实验结果表明: 所提出的存储方案比单忆阻器交叉阵列存储方法更具有可靠性和鲁棒性.

关键词 脉冲时间依赖可塑性 忆阻器 突触电路 交叉阵列 图像存储

1 引言

神经形态系统是指能够实时模拟人脑进行信息处理的智能化系统. 这一概念最早是由 Mead 提出来的^[1], 它通过超大规模集成电路来模拟神经生物学, 具有并行计算和分布式存储的能力. 我们知道, 人脑神经元约含 1000 亿个神经元, 每个神经元平均有 20000 个突触联系. 那么突触电路的设计和分析是构建神经形态系统的关键问题, 忆阻器的发现^[2]和研究正好为此提供了新的契机. 忆阻器作为两神经元间的连接突触, 具有非易失性和纳米级尺寸, 便于高效存储和集成化. 同时, 忆阻器可以通过施加磁通量或电荷实现忆阻值的动态变化, 从而使忆阻器在突触电路的应用设计上得到广泛研究^[3~8]. 然而, 目前研究面临的问题有: 1) 如何寻找合适的用作电子突触的忆阻器模型; 近年来, 忆阻器的研究主要集中在模型的分析 and 应用上. 已经提出的忆阻器模型有离子迁移模型、Simmons 隧道势垒忆阻模型和 Yakopcic 模型等^[9]. 2) 单个忆阻器用作突触时, 其突触权值随时间呈现非线性变化^[10], 并且系统对初始值有依赖性, 影响各种学习规则在神经网络应用中的稳定性. 3) 在单个忆阻交叉阵列用于

引用格式: 杨玖, 王丽丹, 段书凯. 一种反向串联忆阻突触电路的设计及应用. 中国科学: 信息科学, 2016, 46: 391–403, doi: 10.1360/N112014-00365

图像存储^[11]时, 用忆阻值表征 256 个灰度图像的像素值, 阻值选取越密集, 越容易受到噪声电压的影响, 会引起图像灰度值的非期望变化, 从而导致图像存储和输出的失真. 从上述问题来看, 突触电路的研究多集中在单个忆阻器的应用实现上, 单个忆阻突触可以有效实现生物学中的 STDP (spike time dependent plasticity) 学习规则^[5], 验证了忆阻神经网络有更好的信息处理能力. 目前, 忆阻器的串并联研究^[12, 13]提供了更丰富的器件特性, 如通过构建忆阻桥电路^[14, 15]实现正、负和零权值的更新. 同时, 已有研究证实忆阻器及组合电路在非线性电路设计中具有丰富的动力学特性^[16, 17].

基于上述工作, 本文提出了一种新的突触电路设计, 该电路由两个忆阻器反向串联而成. 用方波电压对串联电路进行权(阻)值更新, 用其中一个忆阻器作为连接突触. 通过理论分析和计算机仿真, 证实了该突触同样有实现 STDP 学习规则的能力, 同时证明其忆阻值的变化是线性的, 这在图像存储中具有更好的优势.

本文的结构如下: 在第 2 部分, 通过改进离子迁移忆阻器模型, 使它具有阈值特性, 更好地符合它在电路应用中的实际特性. 第 3 部分是突触电路的设计, 证明了它能实现神经形态系统的 STDP 学习规则. 突触的权值更新是连续线性变化的, 并能在图像存储中具有优势的应用, 这将在第 4 部分介绍. 第 5 部分展示了计算机仿真的结果, 并作出进一步解释说明. 最后一部分是对全文的总结.

2 具有阈值特性的离子迁移忆阻器模型

离子迁移忆阻器模型比较简单, 但它是经过物理实现的忆阻器件^[18], Strukov 在 2008 年提出了惠普忆阻器的数学模型, 这个模型由高阻态和低阻态串联而成, 其阻值随着通过的电荷量改变而改变. 决定阻值改变的参数有薄膜厚度、低阻态、高阻态和离子迁移变量. 之后, Strukov 和 Williams^[19]提出了一个阈值开关模型. 同时, 实验室也证实了忆阻器的边界和阈值效应, 特别地, 忆阻器的阈值特性被认为是忆阻器件的一个重要而普遍的特性^[20]. 惠普实验室模型表现的忆阻器特性对仿真和电路设计依旧有效, 本文对该模型经过改进, 使得忆阻器的阈值特性得以表现. 其模型方程的表达式如下:

$$M(x) = R_{\text{low}}x + R_{\text{high}}(1 - x), \quad (1)$$

$$\frac{dx}{dt} = \begin{cases} \frac{\mu_v R_{\text{low}}}{D^2} i(t), & v > v_{\text{th}} || v < -v_{\text{th}}, \\ 0, & \text{其他.} \end{cases} \quad (2)$$

(1) 和 (2) 式中, R_{low} 为低阻态, R_{high} 为高阻态, μ_v 为离子移动速率, D 为器件的总厚度, x 表示离子迁移的状态变量, v_{th} 为阈值电压. 本文给定忆阻器参数: $R_{\text{low}} = 100 \Omega$, $R_{\text{high}} = 20 \text{ k}\Omega$, $x_0 = 0.1$, $\mu_v = 10^{-14} \text{ m}^2\text{s}^{-1}\text{V}^{-1}$, $D = 10 \text{ nm}$, $v_{\text{th}} = 0.1 \text{ V}$. 绘制的特性曲线如图 1 所示, 在外加正弦电压下, 忆阻值在超过阈值电压范围内变化, V - I 磁滞特性呈现“斜八”曲线.

从图 1 可以看出, 当输入电压小于阈值电压时, 离子不发生迁移, 即阻值维持不变; 当输入电压大于阈值电压时, 离子迁移使得阻值发生变化. 忆阻器两端加上正的电压时, 阻值减小, 电流滞后于电压; 反之, 负电压使得电流超前于电压. 由忆阻器上的电压与电流形成的磁滞特性曲线是忆阻器的特有指纹.

3 一种反向串联忆阻突触电路的设计分析

将离子迁移忆阻器模型的忆阻值用作电子突触, 其阻值会随磁通量或电荷量的改变而改变. 忆阻

图 1 阈值型离子迁移模型

Figure 1 Threshold-based model for ion migration

图 2 两个忆阻器的反向串联电路

Figure 2 A circuit with two memristors connected in series with opposite polarities. (a) Two memristors M1 and M2 connected with negative polarity; (b) two memristors M3 and M4 connected with positive polarity

器的纳米级尺寸, 信息存储容量和掉电后的非易失性, 被认为是天然的突触, 可用来构建忆阻神经形态系统. 本文设计一种新的突触电路, 该电路由两个忆阻器反向串联而成. 串联的两种模型如图 2 所示.

两种模型都可以用作突触电路, 本文考虑在图 2(a) 上加一开关 S 构成新突触, 如图 3 所示, 忆阻器 M1 和 M2 反向串联.

3.1 突触电路的工作原理

当开关 S 断开时, 电流从忆阻器 M1 正极流入, 从忆阻器 M2 正极流出, 其串联总阻值记为 $M(t)$, 即为

$$M(x) = M_1(t) + M_2(t), \quad (3)$$

这里, 忆阻器 M1 和 M2 是同类型的忆阻器件, 即保持基本参数值 R_{low} , R_{high} , μ_v 和 D 不变. $M_1(t)$ 和 $M_2(t)$ 表示两个忆阻器随时间变化的阻值. 记 $M_1(0)$ 和 $M_2(0)$ 是忆阻器零时刻的初始值, 这里考虑输入电压大于阈值电压的情况, 忆阻器 M1 正向导通, 忆阻器 M2 反向导通. 由 (2) 式可得

$$\begin{cases} M_1(0) = R_{\text{low}}x_{10} + R_{\text{high}}(1 - x_{10}) = (R_{\text{low}} - R_{\text{high}})x_{10} + R_{\text{high}}, \\ M_2(0) = R_{\text{high}}x_{20} + R_{\text{low}}(1 - x_{20}) = (R_{\text{high}} - R_{\text{low}})x_{20} + R_{\text{low}}. \end{cases} \quad (4)$$

图 3 两个反向忆阻串联的开关突触电路

Figure 3 A switching synaptic circuit with two memristors in reverse series

由此, 两个忆阻器的阻值表达式为

$$\begin{cases} M_1(t) = (R_{\text{low}} - R_{\text{high}})(x + x_{10}) + R_{\text{high}} = M_1(0) + \frac{\mu_v R_{\text{low}}(R_{\text{low}} - R_{\text{high}})}{D^2} q(t), \\ M_2(t) = (R_{\text{high}} - R_{\text{low}})(x + x_{20}) + R_{\text{low}} = M_2(0) + \frac{\mu_v R_{\text{low}}(R_{\text{high}} - R_{\text{low}})}{D^2} q(t). \end{cases} \quad (5)$$

那么, 将 (5) 式代入 (3) 式, 得

$$M(x) = M_1(0) + M_2(0), \quad (6)$$

从而说明两个相同参数的忆阻器串联时, 总阻值保持为初始阻值之和, 在通入直流电压时, 电流为常量. 则两个忆阻器的阻值变化表达式为

$$\begin{cases} M_1(t) = M_1(0) + \frac{\mu_v R_{\text{low}}(R_{\text{low}} - R_{\text{high}})}{D^2} \int_0^t i(t) dt = M_1(0) + kit, \\ M_2(t) = M_2(0) + \frac{\mu_v R_{\text{low}}(R_{\text{high}} - R_{\text{low}})}{D^2} \int_0^t i(t) dt = M_2(0) - kit. \end{cases} \quad (7)$$

这里, $k = \frac{\mu_v R_{\text{low}}(R_{\text{low}} - R_{\text{high}})}{D^2}$. 从 (7) 式可以得到阻值的变化是关于时间的线性函数. 当我们输入方波电压时, 可以通过改变方波电压的时间周期来调节忆阻值的变化.

当开关 S 闭合时, 忆阻器 M1 被短接, 忆阻器 M2 接入电路中. 这时考虑输入电压小于阈值电压的情况, 此电压记作读电压, 读电压不会改变忆阻值, 可以用此时刻的忆阻值来模拟两神经元的连接突触, 将此时的信息存储起来.

总之, 突触电路的工作流程分为两个阶段: 开关断开阶段和开关闭合阶段. 即开关断开时, 两个同类忆阻器反向串联, 其阻值是线性变化的; 而在开关闭合时, 突触电路用作连接突触时, 此时电路只有一个忆阻器, 由于读电压小于阈值电压, 忆阻器的阻值不发生变化, 用于信息的存储和输出. 这种设计的优势主要集中在以下几个方面:

- 1) 将权值调节的过程与结果分开, 提高了突触的工作效率;
- 2) 突触电路的权值更新是线性调节的过程, 其可调性使得信息存储的利用率高;
- 3) 突触电路对两个忆阻器的初始值之和的依赖性低, 初始阻值之和一定时, 电路的总阻值不变.

3.2 突触的 STDP 学习规则

脉冲时间依赖可塑性 (STDP)^[21,22] 是指神经元间突触权值通过突触前后神经元的相对脉冲时间来进行调节的可塑性质. 而这种反向串联忆阻突触具有 STDP 学习规则的能力. 下面从数学证明和实验仿真的角度证明其突触的 STDP 属性, 脉冲相对时间为

$$\Delta t = |t_{post} - t_{pre}|. \quad (8)$$

在 $t = 0$ 时, 若忆阻器 M1 和 M2 初始值都为 $M(0)$, 其阻值表达式为

$$M(t) = M(0) + kq(t), \quad (9)$$

(9) 式是由 (1) 和 (2) 式推导出来的, $k = \frac{\mu_v R_{low}(R_{low} - R_{high})}{D^2}$, 那么在 $t + \Delta t$ 时, 忆阻器 M2 的阻值为

$$\begin{aligned} M(t) &= M(0) + kq(t + \Delta t) = M(0) + k \int_0^{t+\Delta t} \frac{V(t)}{2M(0)} dt \\ &= M(0) + \frac{k}{2M(0)} \phi(t + \Delta t). \end{aligned} \quad (10)$$

(10) 式中, $2M(0)$ 表示串联忆阻器的总阻值. 阻值更新的表达式由荷控形式转化为磁通控制形式. 然后, 得出阻值更新 $\Delta M(t)$ 的表达式如 (11) 式所示:

$$\Delta M(t) = \frac{k}{2M(0)} [\phi(t + \Delta t) - \phi(t)]. \quad (11)$$

在实验中, 生物学上动作电位 $AP(t)$ 采用如 (12) 式所示表达式^[5]. 动作电位从时间 t^+ 开始, 幅值指数增长到正 A^+ . 然后, 它迅速变化为负 A^- , t^- 时刻平滑回到静息电位. 其中, τ^+ 和 τ^- 与动作电位开始及结束时间的弯曲程度有关.

$$AP(t) = \begin{cases} A^+ \frac{e^{\frac{t}{\tau^+}} - e^{\frac{t^+}{\tau^+}}}{1 - e^{\frac{t^+}{\tau^+}}}, & t^+ < v < 0, \\ A^- \frac{e^{\frac{t}{\tau^-}} - e^{\frac{t^-}{\tau^-}}}{1 - e^{\frac{t^-}{\tau^-}}}, & 0 < v < t^-, \\ 0, & \text{其他.} \end{cases} \quad (12)$$

由图 4 的 STDP 学习函数曲线可知:

1) 当 $\Delta t > 0$ 时, 突触前动作电位超前于突触后动作电位, 忆阻器突触权值的更新有增强作用, 并且随着相对脉冲时间的减小而增强;

2) 当 $\Delta t < 0$ 时, 突触前动作电位滞后于突触后动作电位, 忆阻器突触权值的更新有抑制作用, 并且随着相对脉冲时间的减小而增强.

由此可以说明文中构建的突触可以实现 STDP 学习法则.

4 突触电路用于交叉阵列及在图像存储中的应用

4.1 突触电路用于交叉阵列的结构及设计步骤

基于单个忆阻器用于图像存储的忆阻交叉阵列^[11,23], 改进了交叉点上忆阻器结构. 将突触设计电路放置在交叉点上, 如图 5 所示, 它包含 4×4 交叉阵列、电压转换器、行列开关选择器、读写控制

图 4 生物学动作电位对应的 STDP 学习函数

Figure 4 STDP learning function when applied to biological action potential. (a) Biological action potential; (b) STDP learning function

图 5 忆阻交叉阵列的结构框图

Figure 5 Structure diagram of memristive crossbar array

及读电路等. 通过施加电压改变串联总电阻的阻值, 当开关 S 闭合时, 用忆阻器 M2 的阻值存储图像的像素点. 如果每个交叉点上忆阻器存储一个像素, 那么该阵列可以存储 4×4 的简单图像. 存储输出图像有读取过程和写过程, 行列开关选择器选择要读或写的阵列. 当只有写信号工作时, S 断开且电压转换器将输出大于写阈值电压的激励信号, 改变忆阻器阻值状态, 实现存储操作; 当读信号工作时, S 闭合且电压转换器将输出小于写阈值电压的激励信号, 读出流经忆阻器的电流, 与已设置好的对应像素的电流或电流区间进行比较, 最终输出该忆阻器存储的像素值, 实现输出操作.

灰度图像存储和输出的步骤如下:

- 1) 忆阻器阻值区间初始化, 将每个区间对应不同的像素值. 当 S 断开, 给交叉阵列上的忆阻器施加 1 V 电压, 控制电压持续时间, 实现 256 个不同阻值. 当 S 闭合, 施加 0.1 V 电压, 读出各个阻值电流, 记为比较电流.
- 2) 读入灰度图像. 根据各个像素点的灰度值, 通过施加不同宽度的脉冲电压, 得到对应的忆阻值. 将该图像以阻值的形式存储到交叉阵列.
- 3) 开关 S 闭合, 施加 0.1 V 电压, 获得相应的读电流. 用读电流与初始化的电流进行比较匹配, 使

图 6 图像存储的性能对比图

Figure 6 A performance comparison of image storage. (a) Single memristive crossbar array; (b) anti-series memristive crossbar array

得对应的灰度值显示出来, 从而实现灰度图像的输出.

4.2 图像存储的性能与优势

文中采用的两忆阻器反向串联, 用其中一个忆阻器的忆阻值存储图像像素. 一般单忆阻器交叉阵列, 交叉点上只有一个忆阻器存储灰度值. 在存储性能上, 两种存储方案通过设定阻值区间来提升图像存储的容错性. 图 6 是两种方案性能的比较, 其中横坐标表示图像的灰度值, 纵坐标表示图像像素对应的忆阻值. $M01$ 和 $M02$ 是忆阻器初始阻值的边界值. 例如图像灰度值 0 对应的忆阻值区间为 $[M01, M02]$. 图 6(a) 中, 由于单个忆阻器的变化是非线性的, 其阻值变化区间 ΔM 随图像灰度值的增加而逐渐减小. 图 6(b) 中, 各个灰度值对应的阻值区间的变化区间 ΔM 保持不变, 即 $M02$ 与 $M01$ 的差值. 文中提出的忆阻交叉阵列的容错性更好, 单个忆阻器在表征 256 个灰度值时, 由于阻值的非线性变化, 导致阻值选取区间密集程度越来越高. 外界环境很容易受噪声电压等影响, 这会引起阻值的非期望变化, 这对图像的存储和输出造成一定的失真.

5 计算机仿真结果

5.1 突触电路仿真

实验采用忆阻器模型参数为 $R_{\text{low}} = 100 \Omega$, $R_{\text{high}} = 20 \text{ k}\Omega$, $M_1(0) = 12 \text{ k}\Omega$, $M_2(0) = 12 \text{ k}\Omega$, $D = 10 \text{ nm}$, $\mu_v = 10^{-14} \text{ m}^2\text{s}^{-1}\text{V}^{-1}$. 方波电压 $V = \pm 1 \text{ V}$, 周期 $T = 1 \text{ s}$. 然后构建忆阻器 SPICE 模型^[24], 其组合形式参考图 2, 电路如图 7 所示.

图 8(a) 电路中输入的周期性的方波信号. 图 8(b) 仿真结果单个忆阻器的阻值呈现非线性变化, 如图 8(b) 中的虚线所示. 而忆阻器反向串联时, 忆阻器 $M1$ 的阻值随着时间线性变化, 如图 8(b) 中的实线. 这种线性连续特性适合用于突触权值更新. 当开关断开时, 忆阻器 $M1$ 正向导通, 阻值线性减小; 忆阻器 $M2$ 反向导通, 阻值线性增加. 总之, 带开关的反向忆阻串联忆阻突触的优势在于: 1) 其结构简单, 便于电路实现, 可模拟生物学上的 STDP 学习规则; 2) 两忆阻器反向串联, 其总阻值一定, 所以系统对忆阻器初始阻值的依赖性较低; 3) 通过忆阻器阻值的线性变化实现阻 (权) 值更新, 与单个忆阻器比较, 其权值随时间的动态调整范围较宽, 节省系统资源.

图 7 带方波输入的突触电路

Figure 7 A synaptic circuit with square wave input

图 8 SPICE 仿真结果

Figure 8 The results of SPICE simulation. (a) Square wave voltage; (b) the change curves of memristor M1 and a single memristor

突触电路对忆阻器的参数选择具有一致性. 为了体现两个忆阻器串联阻值线性变化的性质, 本文考虑了忆阻器的参数偏差对两个忆阻器串联带来的影响. PSPICE 仿真实验展示了两类参数不一致的情况, 如图 9 所示. 图 9(a) 中, 忆阻器 M1 和 M2 离子迁移速率分别设为 $10^{-13} \text{ m}^2\text{s}^{-1}\text{V}^{-1}$ 和 $10^{-15} \text{ m}^2\text{s}^{-1}\text{V}^{-1}$. 图 9(b) 中, 忆阻器 M1 和 M2 离子迁移速率则分别设为 $10^{-15} \text{ m}^2\text{s}^{-1}\text{V}^{-1}$ 和 $10^{-14} \text{ m}^2\text{s}^{-1}\text{V}^{-1}$. 从图 9 中可以看出, 忆阻器 M1 阻值都是从高到低再到高的变化, 但离子迁移速率不一样时, 忆阻器阻值的变化是非线性的.

同时, 在保证迁移速率相同的情况下, 忆阻器的边界阻值对串联阻值的变化也有一定影响. (7) 式中, $k = \frac{\mu_v R_{\text{low}} (R_{\text{low}} - R_{\text{high}})}{D^2}$, 根据本文提供的参数计算出的 k 值为 1.99×10^8 . 这样在边界阻值变化范围不大时, k 值不会出现大的波动, 由此两个忆阻器串联后总阻值近似线性变化. 本节给出了两组不同边界阻值的忆阻器串联的情况, PSPICE 仿真结果如图 10 所示. 由于 R_{low} 的微小变化对阻值影响不大, 为了使实验具有代表性, 在仿真中保持 R_{low} 不变, 而将图 10(a) 中忆阻器 M1 的边界阻值设定为 $R_{\text{high}} = 50 \text{ k}\Omega$. 图 10(b), 忆阻器 M1 的边界阻值设定为 $R_{\text{high}} = 100 \text{ k}\Omega$. 图 10(a) 的阻值变化近似线性, 图 10(b) 的阻值出现非线性变化. 仿真结果说明: 忆阻器的边界阻值不等时, 其阻值线性变化的程

图 9 离子迁移速率对忆阻器串联的影响

Figure 9 Effects of ion migration rate on memristors in series. (a) Memristor M1: $\mu_v = 10^{-13} \text{ m}^2\text{s}^{-1}\text{V}^{-1}$ and memristor M2: $\mu_v = 10^{-15} \text{ m}^2\text{s}^{-1}\text{V}^{-1}$; (b) memristor M1: $\mu_v = 10^{-15} \text{ m}^2\text{s}^{-1}\text{V}^{-1}$ and memristor M2: $\mu_v = 10^{-14} \text{ m}^2\text{s}^{-1}\text{V}^{-1}$

图 10 忆阻器的边界阻值对忆阻器串联的影响

Figure 10 Effects of ion migration rate on memristors in series. (a) Memristor M1, $R_{\text{high}} = 50 \text{ k}\Omega$; (b) memristor M1, $R_{\text{high}} = 100 \text{ k}\Omega$

度随之减弱, 边界阻值相差越大, 线性程度越弱.

5.2 忆阻交叉阵列用于图像存储

本实验采用的灰度图像 (Goldhill 图) 矩阵为 512×512 , 故需要设计一层具有 512×512 的交叉阵列. 按 4.1 小节步骤进行仿真实验, 考虑到实际中电压可能受到噪声的影响, 在读操作过程中, 输入的阅读电压含有一个均值为 0, 方差为 0.02 的 Gauss 白噪声, 如图 11 所示.

文中提出方案的输出图像及直方图分别为图 12(a), 为了分析交叉阵列在存储性能上的容错性, 单个忆阻交叉阵列存储仿真结果对应图 12(b). 图 12 中, 图像的灰度值 0 对应忆阻器的初始阻值区间 $[M01, M02]$. 然后, 将忆阻值分为 255 个忆阻区间对应图像剩余的 255 个灰度值. 对于单个忆阻器作图像存储单元时, 选取 256 个忆阻值对应图像的灰度值. 由于单个忆阻值的非线性变化, 图像的灰度值与忆阻器的对应关系出现不一致的现象. 越是较高的灰度值, 对应的阻值选取就越密集, 容易受到噪声电压的影响, 导致读出图像的失真. 本实验采用含噪声电压读取图像时, 直方图如图 12(b) 所示,

图 11 含 Gauss 噪声的读电压

Figure 11 Read voltage containing Gaussian noise

图 12 忆阻交叉阵列用于灰度图像存储

Figure 12 Memristive crossbar array used for grayscale image storage. (a) Output image and histogram on a novel memristive crossbar array; (b) output image and histogram on a single memristive crossbar array

图像的动态变化范围被压缩, 灰度值从 200 到 255 的图像信息被湮没. 然而, 文中提出的双忆阻交叉阵列保留了图像完整的像素信息, 由于反向串联的忆阻器用作存储单元时, 灰度值对应的阻值变化区间保持不变. 实验采用同样的含噪声电压执行读取操作时, 灰度值的变化范围较好地限制在所设置的

图 13 输出图像的灰度值与输入时间的关系

Figure 13 Relationship between gray value of the output image and input time

图 14 三维忆阻交叉阵列用于彩色图像存储

Figure 14 Three-dimensional memristive crossbar array used for color image storage. (a) Original image; (b) red part; (c) green part; (d) blue part; (e) color image output

区间里, 从而说明这种图像存储方案的容错性更好. 如图 12(a) 所示的直方图, 图像各个像素的分布均匀, 其灰度值信息得到完整保留.

图 13 反映了输出图像的灰度值与输入时间的关系, 图像的横坐标和纵坐标是图像二维灰度值信息, 竖坐标是灰度值对应的输入时间, 从图中可以看出来图像的灰度值与输入时间层次分明, 图像的信息得到了很好的存储效果.

这种新忆阻交叉阵列同样适用于彩色图像存储, 彩色图像可由 RGB 三基色组成^[25]. 一幅 $M \times N$ 彩色图像可看作一个 $M \times N \times 3$ 的像素数组, 每一个彩色像素点在特定空间位置对应 R, G, B 三个分量, 所以可将忆阻交叉阵列建立为三维立体结构, 每层处理一种基色图像, 三维整合起来就能存储和输出彩色图像. 仿真结果如图 14 所示, 其中图 14(a) 是原始图像, 中间 3 个图对应 RGB 分量信息, 图 14(e) 显示的是输出图像.

6 总结

突触在生物信号传递和处理上起重要作用, 构造基于忆阻器突触的神经形态系统是仿生电路智能

化实现上的更好选择. 本文提出一种新的突触电路设计, 分析了它具有 STDP 学习规则能力, 忆阻值的线性连续变化能更好地应用于图像的存储和输出, 并且本文进行了理论证明和计算机仿真. 仿真结果表明, 文中提出的忆阻交叉阵列用于图像存储, 与单忆阻器相比, 图像信息的完整性保存良好. 经过优化后的存储方案, 对于含噪声电压, 单个忆阻交叉阵列存储的图像会失真, 其像素动态变化范围收到压缩. 而新的忆阻交叉阵列对因噪声引起的误差有较好的容错性, 从而提高了图像存储的可靠性.

参考文献

- 1 Mead C. Neuromorphic electronic systems. *Proc IEEE*, 1990, 78: 1629–1636
- 2 Chua L O. Memristor-the missing circuit element. *IEEE Trans Circuit Theory*, 1971, 18: 507–519
- 3 Kim H, Sah M P, Yang C, et al. Neural synaptic weighting with a pulse-based memristor circuit. *IEEE Trans Circuits Systems-I*, 2012, 59: 148–158
- 4 Wang L D, Duan M T, Duan S K, et al. Neural networks based on STDP rules and memristor bridge synapses with applications in image processing. *Sci Sin Inform*, 2014, 44: 920–930 [王丽丹, 段美涛, 段书凯, 等. 基于 STDP 规则和忆阻桥突触的神经网络及图像处理. *中国科学: 信息科学*, 2014, 44: 920–930]
- 5 Wang L D, Duan M T, Duan S K. Memristive neural networks based on STDP rules and its applications in image storage. *J Electro Sci Technol*, 2013, 42: 642–647 [王丽丹, 段美涛, 段书凯. 基于 STDP 规则的忆阻神经网络在图像存储中的应用. *电子科技大学学报*, 2013, 42: 642–647]
- 6 Jo S H, Chang T, Ebong I, et al. Nanoscale memristor device as synapse in neuromorphic system. *Nano Lett*, 2010, 10: 1297–1301
- 7 Chang T, Jo S H, Kim K H, et al. Synaptic behaviors and modeling of a metal oxide memristive device. *Appl Phys A*, 2011, 102: 857–863
- 8 Wang H, Li H, Pino R E. Memristor-based synapse design and training scheme for neuromorphic computing architecture. In: the 2012 International Joint Conference on Neural Networks (IJCNN), Brisbane, 2012. 1–5
- 9 Garcia F, Lopez-Vallejo M, Ituero P. Building memristor applications: from device model to circuit design. *IEEE Trans Nanotechnol*, 2014, 13: 1154–1162
- 10 Bayat F M, Shouraki S B, Afrakoti I E P. Bottleneck of using a single memristive device as a synapse. *Neurocomputing*, 2013, 115: 166–168
- 11 Hu X F, Duan S K, Wang L D, et al. Memristive crossbar array with applications in image processing. *Sci China Inf Sci*, 2012, 55: 461–472
- 12 Yin W H, Wang L D, Duan S K. Characteristics of memristor series-parallel connection circuit with applications. *Appl Mech Mater*, 2013, 284: 2485–2489
- 13 Dong Z K, Duan S K, Hu X F, et al. Two types of nanoscale nonlinear memristor models and their series-parallel circuits. *Acta Phys Sin*, 2014, 63: 128502
- 14 Kim H, Sah M P, Yang C, et al. Memristor bridge synapses. *Proc IEEE*, 2012, 100: 2061–2070
- 15 Sah M P, Yang C, Kim H, et al. Memristor bridge circuit for neural synaptic weighting. In: *Cellular Nanoscale Networks and Their Applications (CNNA)*, 13th International Workshop on, Turin, 2012. 1–5
- 16 Wang L D, Duan S K. A chaotic attractor in delayed memristive system. *Abstr Appl Anal*, 2012, 2012: 473–505
- 17 Wang L D, Drakakis E M, Duan S K, et al. Memristor model and its application for chaos generation. *Int J Bifurcat Chaos*, 2012, 22: 1–14
- 18 Strukov D B, Snider G S, Stewart D R, et al. The missing memristor found. *Nature*, 2008, 453: 80–83
- 19 Strukov D B, Williams R S. Exponential ionic drift: fast switching and low volatility of thin-film memristors. *Appl Phys A*, 2009, 94: 515–519
- 20 Pershin Y V, Ventrà M D. Memory effects in complex materials and nanoscale systems. *Adv Phys*, 2011, 60: 145–227
- 21 Bi G, Poo M. Synaptic modification by correlated activity: Hebb's postulate revisited. *Annu Rev Neurosci*, 2001, 24: 139–166
- 22 Serrano-Gotarredona T, Linares-Barranco B. *Memristors and Memristive Systems*. New York: Springer, 2014. 353–377
- 23 Zhou J, Yang X J, Wu J J, et al. A memristor-based architecture combining memory and image processing. *Sci China Inf Sci*, 2014, 57: 1–12

- 24 Biolek Z, Biolek D, Biolkova V. SPICE model of memristor with nonlinear dopant drift. *Radioengineering*, 2009, 18: 210–214
- 25 Zhang Y D, Wu L N, Wang S H, et al. Color image enhancement based on HVS and PCNN. *Sci China Inf Sci*, 2010, 53: 1963–1976

An anti-series memristive synapse circuit design and its application

Jiu YANG, Lidan WANG* & Shukai DUAN

School of Electronics and Information Engineering, Southwest University, Chongqing 400715, China

*E-mail: ldwang@swu.edu.cn

Abstract The memory effect of memristors is similar to a synaptic in neuromorphic systems. It will be of great significance for a neuromorphic system that memristors have nanoscale size, low-power consumption, and high integration, which give the memristive synapse more intelligent information processing ability. On the basis of an improved memristor model, this paper addresses a switching synaptic circuit with two memristors in reverse series. When the switch is off, the input square-wave voltage is used to adjust the synaptic weight. When the switch is on, the memristance in the circuit is used to store information. This synapse circuit has a spike-time-dependent-plasticity (STDP) bionic learning ability and continuous linear resistance characteristics. In this study, the synapse circuit is introduced to a memristive crossbar array to store images. We optimize storage solutions, discuss the impact of the noise voltage of image storage, and conduct a comparison of numerical analysis and analog simulation. Experimental results show that the proposed storage solution is more reliable and robust than single-memristor cross-array storage.

Keywords spike-time-dependent-plasticity (STDP), memristor, synapse circuit, crossbar array, image storage

and circuit design.

Jiu YANG was born in 1989. He received the B.S. degree in electronic information science and technology from the Hubei Institute for Nationalities, China, in 2012. Currently, he is a graduate student in the College of Electronics and Information Engineering, Southwest University, Chongqing, China. His research interests cover memristors and memristive systems, nonlinear systems,

Lidan WANG was born in 1976. She received the Ph.D. degree in Computer Software and Theory from the Chongqing University, China, in 2008. Currently, she is a professor with the School of Electronics and Information Engineering, Southwest University, Chongqing. Her research interests include nonlinear systems and chaotic circuits, artificial neural networks and FPGA technology, memristors and memristive systems.

and memristive systems.

Shukai DUAN was born in 1973. He received Ph.D. degrees in computer application technology from Chongqing University, China, in 2006. He is a professor with the School of Electronics and Information Engineering, Southwest University, Chongqing. Currently, his research interests cover intelligent information processing, artificial neural networks, chaos, nonlinear circuit theory and application, and memristors